



GUÍA DOCENTE
ESTRUCTURA DE COMPUTADORES I

Coordinación: ROVIRA MIQUEL, ALBERT

Año académico 2023-24

Información general de la asignatura

Denominación	ESTRUCTURA DE COMPUTADORES I			
Código	105002			
Semestre de impartición	1R Q(SEMESTRE) EVALUACIÓN CONTINUADA			
Carácter	Grado/Máster	Curso	Carácter	Modalidad
	Grado en Ingeniería Informática	1	TRONCAL/BÁSICA	Presencial
Número de créditos de la asignatura (ECTS)	6			
Tipo de actividad, créditos y grupos	Tipo de actividad	PRALAB		TEORIA
	Número de créditos	3		3
	Número de grupos	2		1
Coordinación	ROVIRA MIQUEL, ALBERT			
Departamento/s	INGENIERÍA INFORMÁTICA Y DISEÑO DIGITAL			
Distribución carga docente entre la clase presencial y el trabajo autónomo del estudiante	Globalmente la asignatura tiene 60 horas de clase presencial y 90 horas de trabajo autónomo del estudiante.			
Información importante sobre tratamiento de datos	Consulte este enlace para obtener más información.			
Idioma/es de impartición	Catalán.			
Distribución de créditos	3 créditos Teoría --> 30 horas clase presencial + 45 horas de trabajo autónomo.			
	3 créditos Pralab (Problemes + Prácticas) --> 30 horas clase presencial + 45 horas de trabajo autónomo.			

Profesor/a (es/as)	Dirección electrónica\nprofesor/a (es/as)	Créditos impartidos por el profesorado	Horario de tutoría/lugar
PUIGGROS FIGUERAS, DAVID	david.puiggros@udl.cat	6	
ROVIRA MIQUEL, ALBERT	albert.rovira@udl.cat	3	

Información complementaria de la asignatura

Asignatura que se imparte durante el primer cuatrimestre del 1er curso de la titulación.

Corresponde a la materia "Estructura de Computadores" dentro del módulo de "Formación Básica".

Para cursar la asignatura, no se requieren conocimientos previos necesarios de circuitos lógicos. Es suficiente con tener los conocimientos adquiridos durante la educación secundaria post-obligatoria.

Objetivos académicos de la asignatura

- Aprender los formatos de representación de la información en un sistema computador y las reglas de tratamiento de esta información.
- Estudiar el funcionamiento de los bloques básicos combinacionales y secuenciales y su función dentro de un computador.
- Desarrollar los procesos de análisis y diseño de circuitos lógicos combinacionales y secuenciales.
- Resolución de circuitos lógicos con capacidad de analizar diferentes propuestas.

Competencias

Competencias específicas de la titulación

GII-FB5. Conocimiento de la estructura, organización, funcionamiento e interconexión de los sistemas informáticos, los fundamentos de su programación, y su aplicación para la resolución de problemas propios de la ingeniería.

GII-CR19. Capacidad de conocer, comprender y evaluar la estructura y arquitectura de los computadores, así como los componentes básicos que los conforman.

Competencias transversales de la titulación

EPS1. Capacidad de resolución de problemas y elaboración y defensa de argumentos dentro de su área de estudios.

EPS9. Capacidad de trabajo en equipo, tanto unidisciplinar como multidisciplinar

Contenidos fundamentales de la asignatura

A. CONTENIDOS TEÓRICOS

1.1. Codificación de la información

- 1.2. Sistemas de numeración
- 1.3. Aritmética binaria
- 1.4. Representación de números con signo
- 1.5. Codificación alfanumérica

2. Funciones lógicas

- 2.1. Álgebra de conmutación
- 2.2. Operadores i puertas lógicas
- 2.3. Funciones lógicas
- 2.4. Simplificación de funciones lógicas
- 2.5. Funciones incompletamente especificadas

3. Circuitos combinacionales

- 3.1. Estructuras de puertas de dos niveles
- 3.2. Análisis y síntesis de circuitos combinacionales
- 3.3. Bloques combinacionales básicos
 - 3.3.1. Decodificador
 - 3.3.2. Codificador
 - 3.3.3. Multiplexor
 - 3.3.4. Demultiplexor
 - 3.3.5. Comparador

4. Circuitos secuenciales

- 4.1. Elemento básico de memoria
- 4.2. Flip-flops
- 4.3. Entradas directas a un flip-flop
- 4.4. Análisis de circuitos secuenciales
- 4.5. Diseño de circuitos secuenciales
- 4.6. Módulos secuenciales básicos
 - 4.6.1. Registros
 - 4.6.2 .Contadores

B. CONTENIDOS PRÁCTICOS

Diseño de circuitos lógicos con el simulador ISIS de Proteus.

Actividades prácticas:

- Diseño de un circuito combinacional que realice una función determinada. (Tema 3)
- Diseño de un circuito secuencial que pase por una secuencia predeterminada de estados. (Tema 4)

Ejes metodológicos de la asignatura

Las clases se imparten en modalidad presencial y se dividen en clases de grupo de teoría (grupo Teo) y clases de grupo de problemas/prácticas (grupo PraLab).

Los contenidos que se dan en cada uno de los grupos se distribuyen de la siguiente manera:

Grupo teoría: Son clases de tipo expositivo en las que se dan los contenidos de la asignatura.

Grupo PraLab: Se resuelven problemas y prácticas, de forma participativa e interactiva, de los contenidos expuestos en las clases de teoría.

Plan de desarrollo de la asignatura

Semana	Descripción	Actividad grupo Teoría	Actividad grupo Pralab
1	Representación digital información. Funciones lógicas	Presentación asignatura Álgebra de conmutación	Codificación de la información. Sistemas de numeración
2	Representación digital información. Funciones lógicas	Operadores y puertas lógicas	Aritmética binaria
3	Representación digital información. Funciones lógicas	Representación de funciones lógicas	Representación de números con signo. Codificación alfanumérica
4	Funciones lógicas	Métodos de simplificación de funciones lógicas	Ejercicios de funciones lógicas
5	Funciones lógicas	Funciones incompletamente especificadas	Ejercicios de funciones lógicas
6	Circuitos combinacionales	Estructuras de puertas de dos niveles	Ejercicios de funciones lógicas
7	Circuitos combinacionales	Análisis i síntesis de circuitos combinacionales	Ejercicios circuitos combinacionales
8	Circuitos combinacionales	Bloques combinacionales básicos	Ejercicios circuitos combinacionales
9	Examen 1r parcial		
10	Circuitos combinacionales	Bloques combinacionales básicos	Ejercicios circuitos combinacionales
11	Circuitos secuenciales	Elemento básico de memoria	Práctica circuitos combinacionales
12	Circuitos secuenciales	Flip-flops	Ejercicios circuitos secuenciales
13	Circuitos secuenciales	Análisis de circuitos secuenciales	Ejercicios circuitos secuenciales
14	Circuitos secuenciales	Diseño de circuitos secuenciales	Ejercicios circuitos secuenciales
15	Circuitos secuenciales	Módulos secuenciales básicos	Práctica circuitos secuenciales
16 y 17	Examen 2o parcial		
18	Tutorías		
19	Examen de recuperación		

Sistema de evaluación

Acr.	Actividades de evaluación	Ponderación	Nota mínima	Actividad en grupo	Obligatoria	Recuperable
P1	Examen 1r parcial	30%	NO	NO	NO	SI
P2	Examen 2o parcial	50%	NO	NO	NO	SI
PRA	Prácticas	20%	NO	SI (si grupo <= 2)	NO	NO

NOTA_FINAL = máximo(30% P1 + 50% P2, 80% P2) + 20% PRA

Para tener superada la asignatura hace falta que **NOTA_FINAL** sea mayor o igual que 5

En caso de no haber superado la asignatura, se puede ir al examen de recuperación. En este caso la nota se calculará de la siguiente manera:
 N_{rec} : nota del examen de recuperación. **NOTA_FINAL** = 80% N_{rec} + 20% PRA

Bibliografía y recursos de información

- Lloris A., Prieto A., Parrilla L. Sistemas digitales. McGraw-Hill.
- Floyd T. Fundamentos de sistemas digitales. Prentice-Hall.
- Hammacher C., Vranesic Z., Zaky S. Organización de computadores (5ª edición). McGraw-Hill.
- Ercegovac M.D., Lang T. Digital Systems and Hardware/Firmware Algorithms. Jhon Wiley and Sons.
- Gascón M., Leal A., Peinado B. Problemas prácticos de diseño lógico. Paraninfo