



Universitat de Lleida

GUÍA DOCENTE
**SISTEMAS DE VALIDACIÓN DE
HARDWARE Y SOFTWARE**

Año académico 2015-16

Información general de la asignatura

Denominación	SISTEMAS DE VALIDACIÓN DE HARDWARE Y SOFTWARE
Código	102044
Semestre de impartición	2n Q Avaluació Continuada
Carácter	Obligatoria
Número de créditos ECTS	6
Créditos teóricos	3
Créditos prácticos	3
Horario de tutoría/lugar	a concertar con el profesor
Departamento/s	Informàtica i Enginyeria Industrial
Modalidad	Presencial
Idioma/es de impartición	Castellano / Inglés Todo el material de aprendizaje y ejercicios están desarrollados en inglés
Grado/Máster	Grado en Ingeniería Informática
Distribución de créditos	3 créditos teoría 3 créditos práctica
Horario de tutoría/lugar	a concertar con el profesor
Dirección electrónica profesor/a (es/as)	ramon@diei.udl.cat

Ramón Béjar

Información complementaria de la asignatura

Para poder abordar con éxito la asignatura, es recomendable haber cursado previamente asignaturas con contenidos básicos sobre:

- Lógica computacional (obligatoria en este grado de Informática).
- Inteligencia artificial (obligatoria en este grado de Informática).

Objetivos académicos de la asignatura

Resultados esperados del aprendizaje ligados a competencias estratégicas y transversales:

- Sabe preparar documentos técnicos con diferentes herramientas de presentación para documentos digitales (CT3).
- Sabe trabajar con documentación técnica y científica escrita en inglés (CT2).
- Comprende los principales problemas que encuentran en el diseño de herramientas automáticas para la verificación de programas y sabe analizar las propiedades formales verificar por la verificación completa o parcial de un algoritmo (EPS6).

Resultados esperados del aprendizaje ligados a competencias específicas:

- Conoce y comprende los problemas fundamentales sobre la especificación formal del comportamiento de programas (GII-C5).
- Conoce la especificación formal de programas basada en lenguajes formales (GII-C5).
- Sabe utilizar herramientas fundamentales para la verificación semi-automática de software, que necesitan de la interacción con personas para finalizar pruebas que no se pueden automatizar al 100%, y comprende las limitaciones que los resultados teóricos sobre computabilidad imponen sobre estas herramientas (GII-C5, GII-C6).

Competencias significativas

- Estratégicas:

CT2. Adquirir un dominio significativo de una lengua extranjera, especialmente del inglés.

CT3. Adquirir capacitación en el uso de las nuevas tecnologías y de las tecnologías de la información y la comunicación.

- Transversales:

EPS6. Capacidad de análisis y síntesis.

- Específicas:

GII-C5. Capacidad para adquirir, obtener, formalizar y representar el conocimiento humano en una forma computable para la resolución de problemas mediante un sistema informático en cualquier ámbito de aplicación, particularmente los relacionados con aspectos de computación, percepción y actuación en ambientes o entornos inteligentes.

GII-C6. Capacidad para desarrollar y evaluar sistemas interactivos y de presentación de información compleja y su aplicación a la resolución de problemas de diseño de interacción persona computadora.

Contenidos fundamentales de la asignatura

1. Introducción a la verificación de software y hardware
2. Verificación formal de algoritmos
3. Verificación completa
 - Hoare Logic Calculus
 - Verificación de programas While-Do
 - Verificación parcial/completa
 - Forward Verification con actualización de estados
 - Verificación de programas con la herramienta Key-Hoare
4. Verificación parcial y búsqueda de errores
 - Verificación de sistemas mediante Bounded Model Checking (BMC)
 - Verificación de programas ANSI-C mediante la herramienta CBMC
 - Verificación de Hardware mediante BMC

Ejes metodológicos de la asignatura

Habrán tres tipos de actividades:

- 1) Clases magistrales.
- 2) Clases de problemas y de laboratorio.
- 3) Trabajo autónomo fuera de clase para finalizar ejercicios y llevar a cabo los trabajos obligatorios a realizar.

Plan de desarrollo de la asignatura

La primera parte de la asignatura se dedicará a verificación completa de programas con técnicas basadas en lógica de primer orden, y la segunda parte a verificación parcial basada en bounded model checking (BMC) y lógica proposicional.

Sistema de evaluación

La evaluación se llevará a cabo mediante cinco actividades:

1. Resolución de ejercicios de verificación formal de algoritmos (20% de la nota)
2. Prueba escrita sobre verificación completa de programas con Hoare Logic (10% de la nota)
3. Ejercicio práctico sobre verificación completa de programas con Hoare Logic con la herramienta Key-Hoare (30% de la nota)

4. Prueba escrita sobre verificación parcial de programas con BMC (10% de la nota)
5. Ejercicio práctico sobre verificación parcial de programas con BMC con la herramienta CBMC (30% de la nota)

Bibliografía y recursos de información

Todo el material de aprendizaje será proporcionado durante el curso en forma de transparencias, apuntes y manuales de los diferentes programas que se utilizarán. No hay ningún libro de texto adecuado para seguir los contenidos de esta asignatura.