



Universitat de Lleida

GUÍA DOCENTE  
**SISTEMES DE VALIDACIO DE  
MAQUINARI I PROGRAMARI**

Año académico 2013-14

## Información general de la asignatura

<b>Denominación</b>	SISTEMES DE VALIDACIO DE MAQUINARI I PROGRAMARI
<b>Código</b>	102044
<b>Semestre de impartición</b>	2n Q Avaluació Continuada
<b>Carácter</b>	Obligatoria
<b>Número de créditos ECTS</b>	6
<b>Créditos teóricos</b>	0
<b>Créditos prácticos</b>	0
<b>Departamento/s</b>	Informàtica i Enginyeria Industrial
<b>Información importante sobre tratamiento de datos</b>	Consulte <a href="#">este enlace</a> para obtener más información.
<b>Idioma/es de impartición</b>	Castellano / Inglés Todo el material de aprendizaje está desarrollado en inglés
<b>Distribución de créditos</b>	3 créditos teoría 3 créditos práctica
<b>Horario de tutoría/lugar</b>	a concertar con el profesor

Ramón Béjar

## Objetivos académicos de la asignatura

1. Conocer y comprender los problemas fundamentales sobre la verificación de sistemas informáticos.
2. Aprender los fundamentos sobre la verificación parcial y completa de software y hardware.
3. Aprender a usar herramientas fundamentales para la verificación semi-automática de software.

## Contenidos fundamentales de la asignatura

1. Introducción a la verificación de software y hardware
2. Verificación completa
  - Hoare Logic Calculus
  - Verificación de programas While-Do
  - Verificación parcial/completa
  - Forward Verification con actualización de estados
  - Verificación de programas con la herramienta Key-Hoare
3. Verificación parcial y búsqueda de errores
  - Verificación de sistemas mediante Bounded Model Checking (BMC)
  - Verificación de programas ANSI-C mediante la herramienta CBMC
  - Verificación de Hardware mediante BMC

## Ejes metodológicos de la asignatura

El alumno alcanzará los objetivos mediante el desarrollo de ejercicios y actividades en las clases de problemas / laboratorio o durante las horas de trabajo fuera de clase.

## Sistema de evaluación

La evaluación se llevará a cabo mediante las cuatro actividades siguientes:

1. Prueba escrita sobre verificación completa de programas con Hoare Logic (15% de la nota)
2. Ejercicio práctico sobre verificación completa de programas con Hoare Logic con la herramienta Key-Hoare (35% de la nota)
3. Prueba escrita sobre verificación parcial de programas con BMC (15% de la nota)
4. Ejercicio práctico sobre verificación parcial de programas con BMC con la herramienta CBMC (35% de la nota)