



Universitat de Lleida

GUIA DOCENT

# **SISTEMES DE VALIDACIÓ DE MAQUINARI I PROGRAMARI**

Coordinació: BEJAR TORRES, RAMON

Any acadèmic 2016-17

## Informació general de l'assignatura

<b>Denominació</b>	SISTEMES DE VALIDACIÓ DE MAQUINARI I PROGRAMARI			
<b>Codi</b>	102044			
<b>Semestre d'impartició</b>	2N Q(SEMESTRE) AVALUACIÓ CONTINUADA			
<b>Caràcter</b>	<b>Grau/Màster</b>	<b>Curs</b>	<b>Caràcter</b>	<b>Modalitat</b>
	Grau en Enginyeria Informàtica	4	OBLIGATÒRIA	Presencial
<b>Nombre de crèdits ECTS</b>	6			
<b>Grups</b>	1GG			
<b>Crèdits teòrics</b>	3			
<b>Crèdits pràctics</b>	3			
<b>Coordinació</b>	BEJAR TORRES, RAMON			
<b>Departament/s</b>	INFORMATICA I ENGINYERIA INDUSTRIAL			
<b>Distribució càrrega docent entre la classe presencial i el treball autònom de l'estudiant</b>	6 ECTS = 25x6 = 150 - 60 hores de treball a classe - 90 hores de treball autònom			
<b>Informació important sobre tractament de dades</b>	Consulteu <a href="#">aquest enllaç</a> per a més informació.			
<b>Idioma/es d'impartició</b>	Castellà / Anglès Tot el material d'aprenentatge i exercicis es donaràn en anglès			
<b>Distribució de crèdits</b>	3 crèdits teoria 3 crèdits pràctica			
<b>Horari de tutoria/lloc</b>	a concertar amb el professor			

Professor/a (s/es)	Adreça electrònica professor/a (s/es)	Crèdits impartits pel professorat	Horari de tutoria/lloc
BEJAR TORRES, RAMON	ramon@diei.udl.cat	6	a concertar amb el professor via email

## Informació complementària de l'assignatura

Per poder abordar amb èxit l'assignatura, és recomanable haver cursat prèviament assignatures amb continguts bàsics sobre:

Lògica computacional (obligatoria en aquest grau d'Informàtica)

Intel·ligència artificial (obligatoria en aquest grau d'Informàtica)

## Objectius acadèmics de l'assignatura

### Resultats esperats del aprenentatge lligats a competències estratègiques i transversals:

- Sap preparar documents tècnics amb diferents eines de presentació per documents digitals (CT3).
- Sap treballar amb documentació tècnica i científica escrita en anglès (CT2).
- Comprèn els principals problemes que troben en el disseny de eines automàtiques per la verificació de programes i sap analitzar les propietats formals a verificar per la verificació completa o parcial de un algorisme (EPS6).

### Resultats esperats del aprenentatge lligats a competències específiques:

- Coneix i comprèn els problemes fonamentals sobre la especificació formal del comportament de programes (GII-C5).
- Coneix la especificació formal de programes basada en lleguatsges formals (GII-C5).
- Sap utilitzar eines fonamentals per a la verificació semi-automàtica de programari, que necessiten de la interacció amb persones per finalitzar probes que no es poden automatitzar al 100%, i comprèn les limitacions que els resultats teòrics sobre computabilitat imposen sobre aquestes eines (GII-C5 , GII-C6).

## Competències

### - Estratègiques:

- **CT2.** Adquirir un domini significatiu d'una llengua estrangera, especialment de l'anglès.
- **CT3.** Adquirir capacitat en l'ús de les noves tecnologies i de les tecnologies de la informació i la comunicació.

### - Transversals:

- **EPS6.** Capacitat d'anàlisi i síntesi.

### - Específiques:

- **GII-C5.** Capacitat per adquirir, obtenir, formalitzar i representar el coneixement humà en una forma computable per a la resolució de problemes mitjançant un sistema informàtic en qualsevol àmbit d'aplicació, particularment els relacionats amb aspectes de computació, percepció i actuació en ambients o entorns intel·ligents.
- **GII-C6.** Capacitat per desenvolupar i avaluar sistemes interactius i de presentació d'informació complexa i la seva aplicació a la resolució de problemes de disseny d'interacció persona computadora.

## Continguts fonamentals de l'assignatura

1. Introducció a la verificació de programari & maquinari
2. Verificació formal d'algòrimes
3. Verificació Completa
  - Hoare Logic Calculus
  - Verificació de programes While-Do
  - Verificació Parcial/Completa
  - Forward Verification amb actualització d'estats
  - Verificació de programes amb l'eina Key-Hoare
4. Verificació parcial y recerca d'errors
  - Verificació de sistemes mitjançant Bounded Model Checking (BMC)
  - Verificació de programes ANSI-C mitjançant l'eina CBMC
  - Verificació de Hardware mitjançant BMC

## Eixos metodològics de l'assignatura

Hi haurà tres tipus d'activitats:

- 1) Clases magistrals.
- 2) Clases de problemes i de laboratori.
- 3) Treball autònom fora de classe.

## Pla de desenvolupament de l'assignatura

Week	Description	Face-to-Face Activity	Autonomous Activity	Hours (F and A)
1	Presentation and introduction to formal software verification	Lectures		4 -
2	Formal specification and Symbolic Execution	Lectures and problem solving laboratory	<b>Solve Exercises</b>	4 6
3	Formal specification and Symbolic Execution	Lectures and problem solving laboratory	<b>Study</b> <b>Solve Exercises</b>	4 7

4	Hoare Logic with states – assignments and conditionals	Lectures and problem solving laboratory	<b>Solve Exercises</b>	4 6
5	Hoare Logic with states - loops	Lectures and problem solving laboratory	<b>Study Solve Exercises</b>	<b>4 7</b>
6	Hoare Logic with states - loops	Lectures and problem solving laboratory	<b>Solve Exercises</b>	4 6
7	Hoare Logic with states – loop termination	Lectures and problem solving laboratory	<b>Work on 1st problem set assignment Solve Exercises</b>	4 8
8	Hoare Logic with states – loop termination	Lectures and problem solving laboratory	<b>Study Work on 1st problem set assignment</b>	4 8
9	<b>Evaluation</b>	<b>Written Exam on complete verification with Hoare Logic with states</b>	<b>Study Work on 1st problem set assignment</b>	4 8
10	Introduction to BMC for digital software and hardware systems	Lectures and programming laboratory	<b>Solve Exercises</b>	4 6
11	Static Analysis in CBMC and formula building	Lectures and programming laboratory	<b>Solve Exercises</b>	4 6
12	The CBMC verification tool	Lectures and programming laboratory	<b>Study Solve Exercises</b>	4 6
13	CBMC user assertions	Lectures and programming laboratory	<b>Study Solve Exercises</b>	4 10
14	CBMC automatic assertions and code coverage	Lectures and programming laboratory	Study <b>Work on 2nd problem set assignment</b>	4 8
15	Verification of Verilog Hardware Designs	Lectures and programming laboratory	Study <b>Work on 2nd problem set assignment</b>	4 8
16			<b>Study Work on 2nd problem set assignment</b>	- 6
17	<b>Evaluation</b>	<b>Written Exam on BMC and CBMC</b>	<b>Study Work on 2nd problem set assignment</b>	2 6
18				
19				

## Sistema d'avaluació

Taula. Activitats d'avaluació

Acr.	Activitat d'avaluació	Pes	Nota mínima	En grup	Obligatori
P1	<i>Problemes de verificació formal (1)</i>	30%	NO	SÍ	SÍ
P2	<i>Problemes de verificació formal (2)</i>	30%	NO	SÍ	SÍ
PR	<i>Exercis optatius</i>	15%	NO	NO	NO
E1	<i>Examen escrit (1)</i>	15%	NO	NO	SÍ

E2	Examen escrit (2)	15%	NO	NO	SÍ
<b>Nota final</b> = $0,3 \cdot P1 + 0,3 \cdot P2 + 0,15 \cdot PR + 0,15 \cdot E1 + 0,15 \cdot E2$ Fiixeu-vos en el fet que la nota final és 10.5					

## Bibliografia i recursos d'informació

Tot el material d'aprenentatge serà proporcionat durant el curs en forma de transparències, apunts i manuals dels diferents programes que s'utilitzaran.